

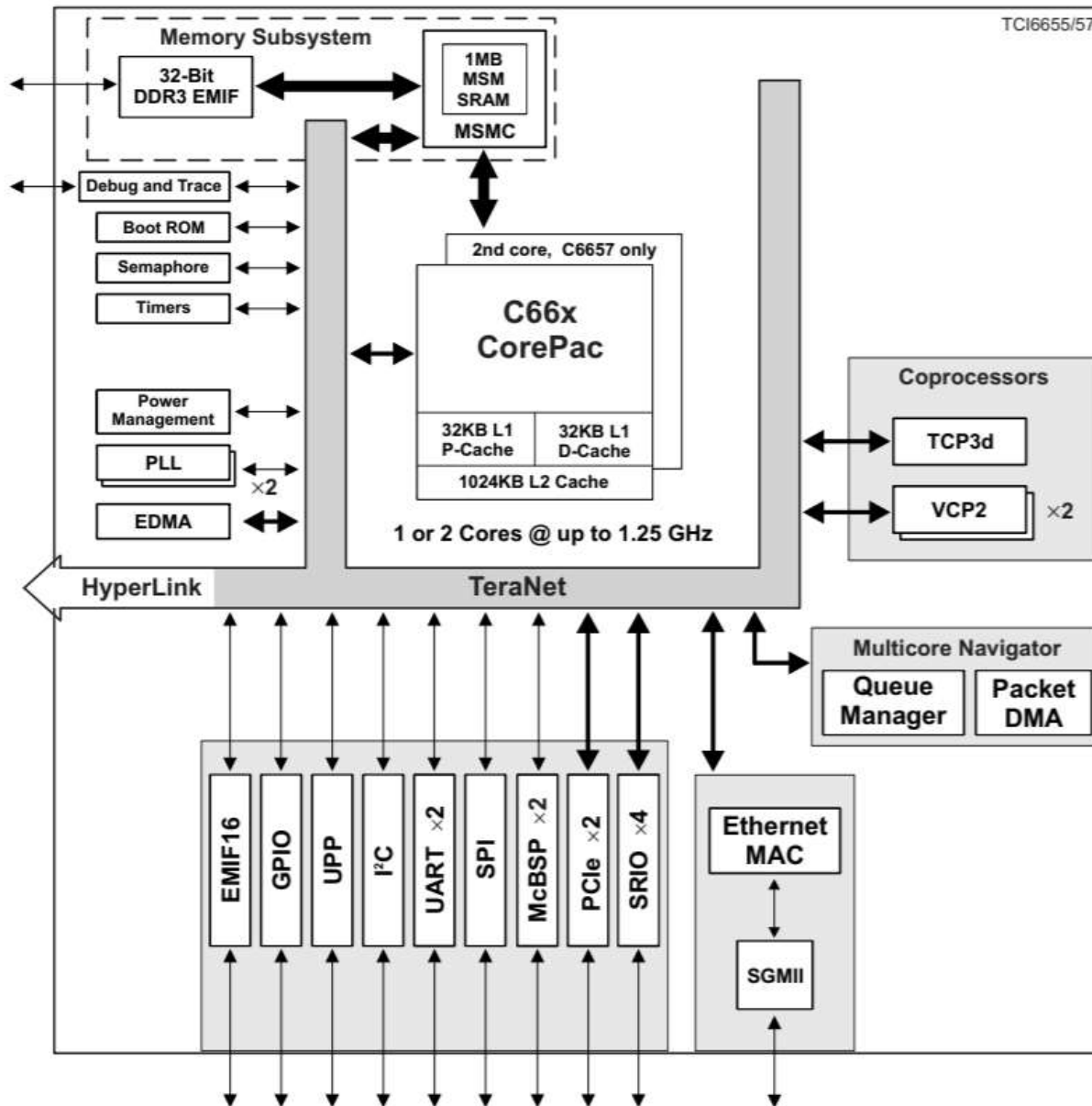
Zastosowania procesorów sygnałowych

***INTERFEJSY
PROCESORÓW
SYGNAŁOWYCH***

Opracowanie: Grzegorz Szwoch

Politechnika Gdańska, Katedra Systemów Multimedialnych

Interfejsy procesora TI C6657



Cyfrowe interfejsy szeregowo

- Bity sygnału cyfrowego są przekazywane szeregowo, tzn. bit po bicie.
- Większość interfejsów procesora DSP jest szeregowych.
- Interfejsy szeregowo mogą być:
 - **synchroniczne** – dane + sygnał zegarowy, którego impulsy wyznaczają początek każdego bitu,
 - **asynchroniczne** – brak sygnału zegarowego, prędkość transmisji musi być znana, procesor musi sam wygenerować sygnał do synchronizacji.

UART (RS232, RS485)

UART – *Universal Asynchronous Receiver/Transmitter*

- Interfejs asynchroniczny.
- Stosunkowo niskie prędkości (w praktyce maks. 115200 b/s)
- Transmisja: bit startu, 5-9 bitów danych (zwykle 8), (opcjonalny) bit parzystości, 1-2 bity stopu.
- Odbiorca musi znać format danych. Przykład specyfikacji: **9600/8N1** – prędkość 9600 kbit/s, 8 bitów danych, brak bitu parzystości, 1 bit stopu (standard).
- Stosowany głównie do komunikacji z urządzeniami.
- Wymiana danych wymaga często stosowania specjalnych protokołów, np. MODBUS.

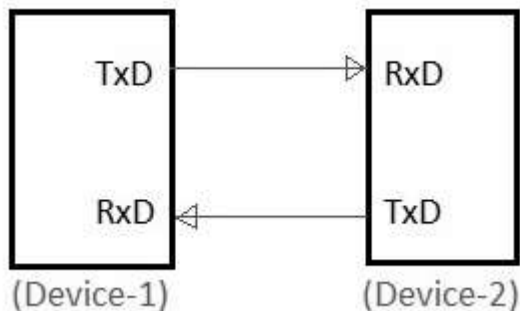
UART (RS232, RS485)

Linie połączeniowe:

- Tx (*transmit*) – wysyłanie danych,
- Rx (*receive*) – odbiór danych,
- linia zasilania i masy.

UWAGA: złącza urządzeń łączymy „na krzyż”:

Rx1 – Tx2, Rx2 – Tx1



I²C

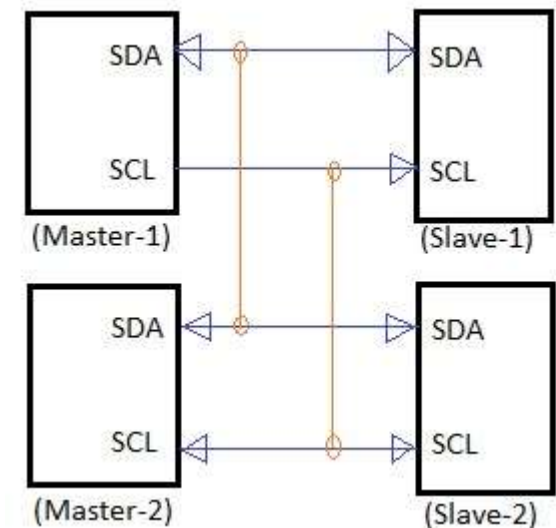
I²C – *Inter-Integrated-Circuit*

- Standard w komunikacji z różnego rodzaju czujnikami.
- Interfejs synchroniczny. Linia danych (SDA) i zegara (SCL).
- Procesor DSP pełni rolę zarządcy (*Master*).
- Możliwość podłączenia wielu urządzeń zewnętrznych (*Slave*).
- Każde urządzenie *slave* musi mieć unikalny adres.
- Standardowe maksymalne prędkości: 100 kbit/s (*Standard*), 400 kbit/s (*Fast*), rozszerzenia do 3,4 Mbit/s.
- Prędkość transmisji zależy też od długości i jakości połączeń oraz od liczby podłączonych urządzeń.

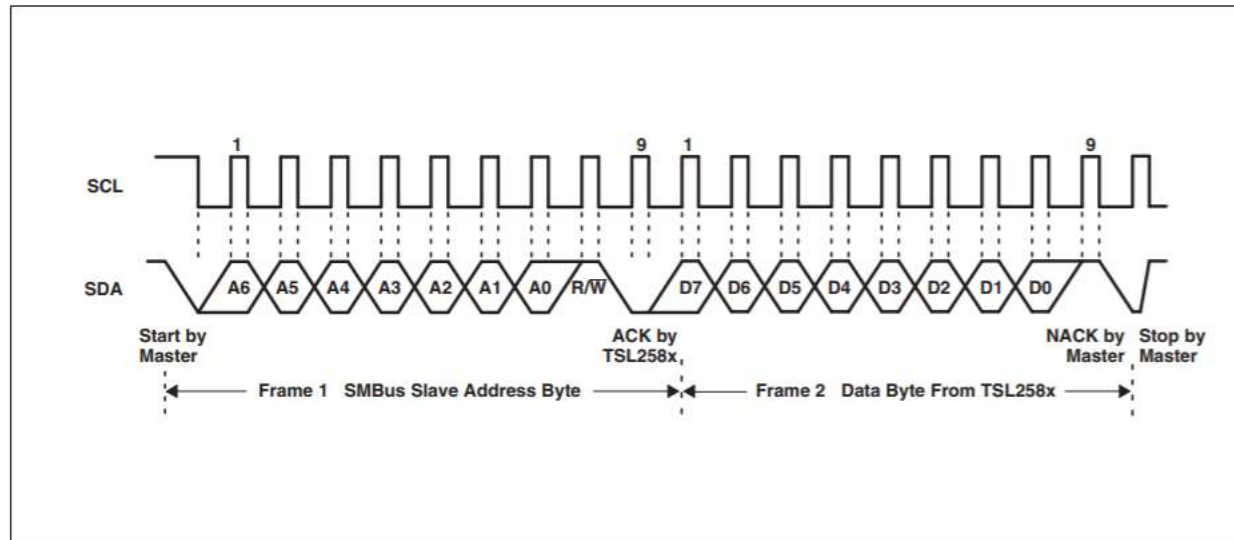
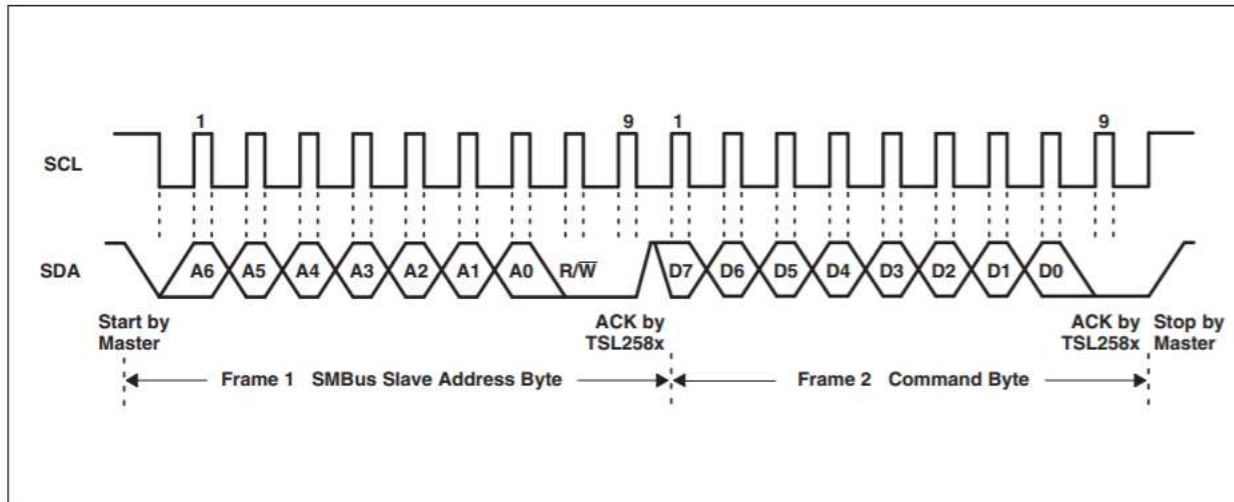
I²C

Uproszczony przebieg transmisji:

- Master przełącza stan linii SDA i SCL, wysyła adres docelowy do wszystkich urządzeń.
- Slave o podanym adresie odpowiada bitem ACK, przełącza stan linii SDA.
- Następuje przesłanie danych (Master czyta lub wysyła) przez SDA, np. 8-bitowej liczby.
- Odbiorca potwierdza bitem ACK.
- Master kończy transmisję przełączając stan SCL i SDA.



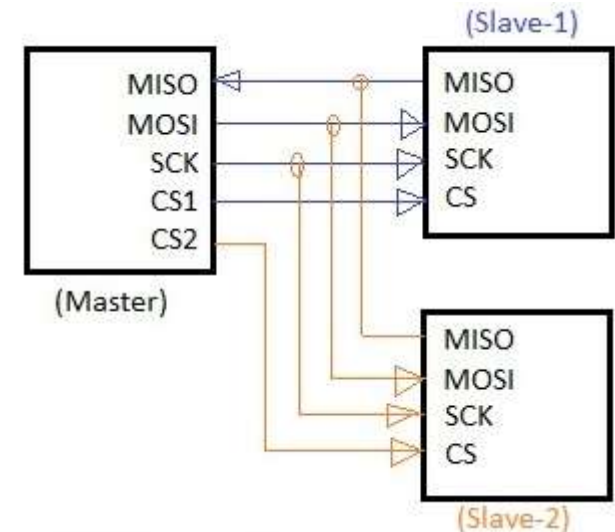
I²C - przykład transmisji



SPI

SPI – *Serial Peripheral Interface*

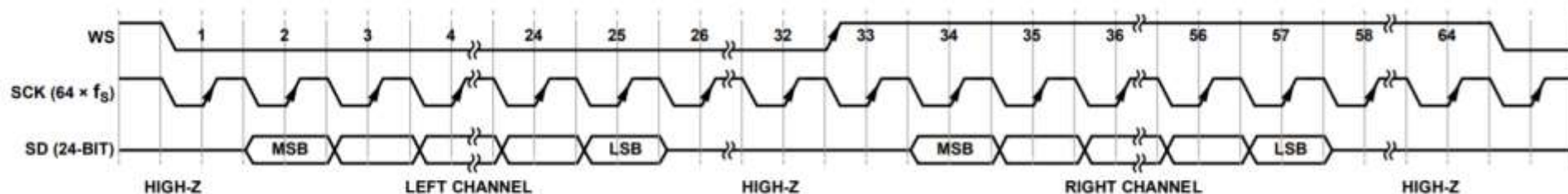
- Interfejs synchroniczny.
- Do jednego Mastera może być podłączonych kilka urządzeń, ale każde wymaga osobnej linii *Chip Select* (CS).
- 4 linie: MOSI (*Master Out, Slave In*), MISO (*Master In, Slave Out*), CLK (sygnał zegarowy), CS (wybór urządzenia).
- Znacznie większe prędkości niż I²S, rzędu 8 Mbit/s.
- W pełni dwustronna komunikacja (*full duplex*).
- Stosowany w przypadkach gdy konieczna jest duża prędkość transmisji, np. interfejsy kart pamięci, wyświetlacze.



I²S

I²S – *Inter-IC Sound* (nie mylić z I²C)

- Służy do przesyłania próbek cyfrowego dźwięku.
- Linie:
 - SCK – sygnał zegarowy, impuls dla każdego bitu,
 - WS lub FS – sygnał zegarowy, zmiana stanu dla początku nowej próbki dźwięku (0/1 dla kanału L/R)
 - SD – linie danych, bity cyfrowego dźwięku
 - MC (*master clock*) – opcjonalny zegar synchronizujący.



USB

USB – *Universal Serial Bus*

- Umożliwia komunikowanie się z urządzeniami USB:
 - DSP jako *USB Slave* – odczytuje dane z zewnętrznego urządzenia,
 - DSP jako *USB Master* – udostępnianie wyników przetwarzania innym urządzeniom.
- Rzadko stosowane w procesorach DSP do przesyłania sygnałów, częściej jako „tryb diagnostyczny”.
- Prędkość zależna od trybu (1.0: 1,5 Mb/s; 1.1: 12 Mb/s, 2.0: 480 Mb/s).

GPIO

GPIO – *General Purpose Input and Output*

- Interfejsy ogólnego przeznaczenia, bez przypisanej funkcji czy formatu przesyłania danych.
- Dobrze sprawdzają się dla sygnałów typu „on-off”, np.:
 - odczyt stanu przycisku (0 – wciśnięty, 1 – zwolniony),
 - sterowanie diodą LED (1 – zapalenie, 0 – zgaszenie).
- Można za ich pomocą przesyłać dowolne sygnały, ale ich generowanie i odczytywanie spada na programistę i jest mniej wydajne (tzw. *bit-banging*).

GPIO

- Każdy pin na złączu GPIO może być skonfigurowany jako wejście (*input*) lub wyjście (*output*).
- Domyślny stan linii GPIO jest niezdefiniowany, „wiszący” (*floating*). Może samoistnie się zmieniać.
- Stan domyślny linii jest konfigurowany przez włączenie wewnętrznego rezystora:
 - *pull-up* – „podciągnięcie” linii do domyślnego stanu 1,
 - *pull-down* – „ściągnięcie” linii do domyślnego stanu 0.

Interfejsy sieciowe

Ethernet, EMAC (Ethernet Media Access Controller)

- Umożliwia funkcjonowanie procesora DSP jako urządzenia sieciowego.
- Wymaga implementacji protokołów sieciowych za pomocą oprogramowania (np. TI NDK – *Network Development Kit*).
- Prędkość transmisji zależna od trybu. GbE (*Gigabit Ethernet*) – do 1 Gb/s.
- Stosowany głównie w nowszych procesorach zmiennoprzecinkowych.
- Wygodny sposób przesyłania dowolnych sygnałów cyfrowych.

Interfejsy równoległe

- W przeciwieństwie do szeregowych, tu wszystkie bity pojawiają się równocześnie na wejściu/wyjściu.
- Wymaga osobnej linii danych dla każdego bitu.
- Dość rzadko spotykane w procesorach DSP.
- Większa prędkość niż dla interfejsów szeregowych.
- Przydatne w komunikacji z urządzeniami wymagającymi dużej częstotliwości danych, np. przetworników analogowo-cyfrowych.
- Przykład: uPP (*Universal Parallel Port*) w TI C6657, od 8 do 16 bitów.

Interfejsy analogowe

- Wprowadzenie sygnałów analogowych do procesora DSP wymaga zastosowania przetwornika analogowo-cyfrowego (ADC – *Analog to Digital Converter*).
- Przetworniki ADC mogą być:
 - wbudowane w procesor DSP (np. SAR – *Successive Approximation Register*),
 - zewnętrzne – komunikujące się przez I²C, SPI, itp.
- Parametry:
 - prędkość (próbek/s, sa/s),
 - rozdzielczość bitowa (np. 8, 12, 16 bit).
- Np. przetwornik SAR w C5535: 10 bit, do 64 ksa/s.

Interfejsy pamięci zewnętrznej

Komunikacja procesora DSP z zewnętrznymi modułami pamięci

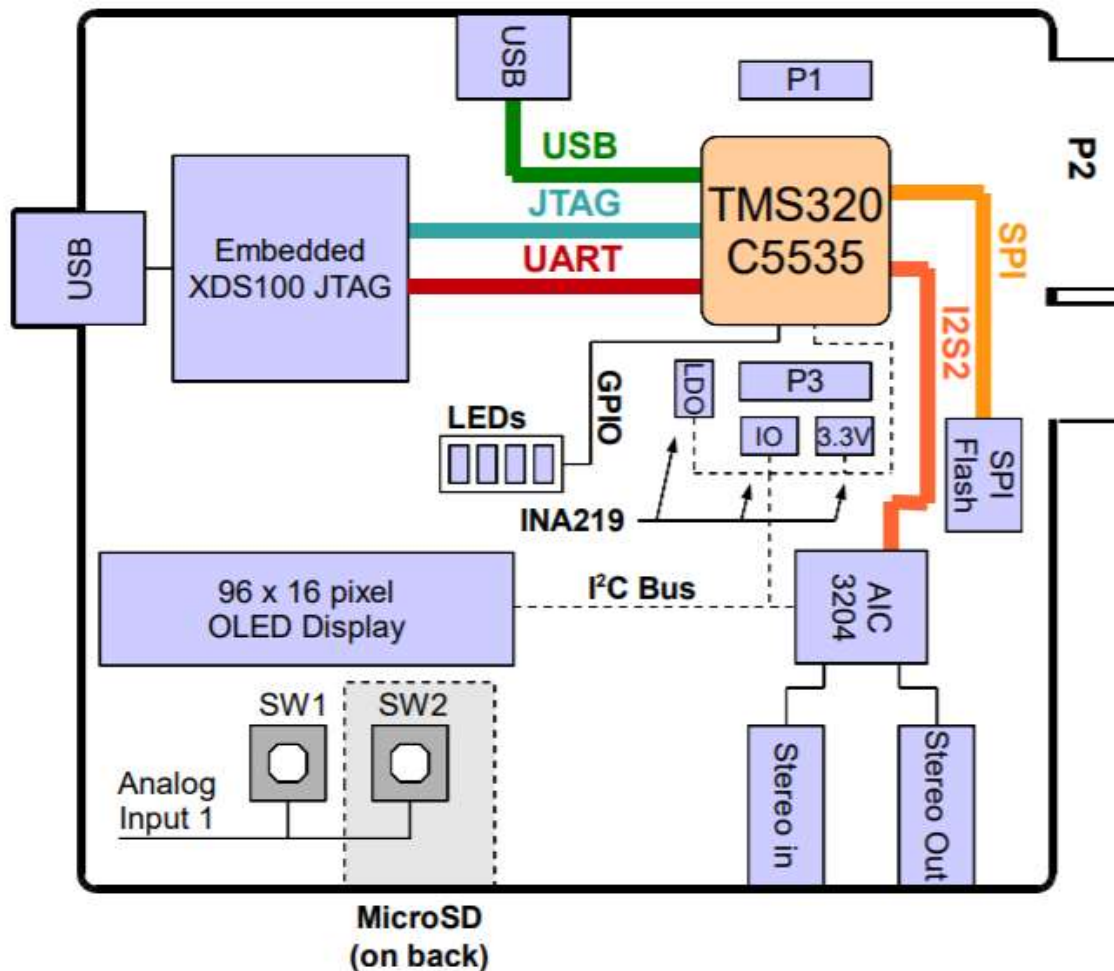
- Interfejs DDR3 – komunikacja z pamięcią w tym standardzie.
- Interfejs eMMC/SD – zapis/odczyt na kartach pamięci Flash.
- EMIF (*External Memory Interface*) – zunifikowany interfejs do komunikacji z pamięcią zewnętrzną różnego typu (Flash, SRAM, SDRAM).

Inne interfejsy

- *PCI Express (PCIe)* – do komunikacji z urządzeniami pracującymi w tym standardzie, duża prędkość transmisji.
- *HyperLink* – interfejs pozwalający na łączenie procesorów DSP firmy Texas Instruments i wymianę danych.
- *McBSP (Multichannel Buffered Serial Port)* – interfejs Texas Instruments, wielokanałowy interfejs szeregowy, głównie do przesyłania dźwięku cyfrowego.
- *SRIO (Serial RapidIO)* – interfejs szeregowy wysokich prędkości.

Przykład wykorzystania interfejsów

Procesor C5535 i płytki uruchomieniowa (z projektu ZPS)



Moduł uruchomieniowy eZdsp5535

- Pamięć flash 8 MB (interfejs SPI)
- Wyświetlacz alfanumeryczny OLED 96×16 px (I²C)
- 5 diod LED (GPIO)
- 2 przyciski (GPIO, wejścia analogowe)
- Przetwornik A/C i C/A – kodek dźwięku AIC 3204 (I²S)
- Interfejs USB 2.0
- Interfejs do debugowania programów (JTAG, UART)
- Próbki do pomiaru napięcia (I²C)
- Wyprowadzenie interfejsów na zewnętrzne złącza na płytce.